

XJTAG SDK 使用说明

(一) 功能简介

该 SDK 主要实现 PC 机通过 SMT2-NC 下载线与 FPGA 进行交互通信，实现用户数据的传输，方便 FPGA 开发人员快速调试 FPGA 程序。目前 SDK 可支持 7 系列的所有 fpga。

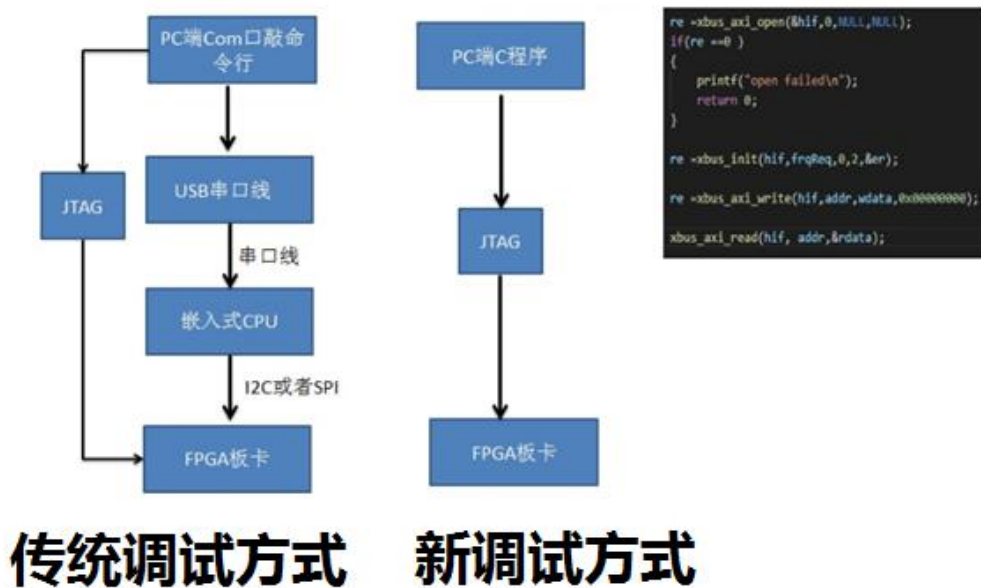
注意：安装 SDK 时的路径不能有中文、空格。（先安装 Xilinx\Vivado\2018.2\data\xicom\cable_drivers\nt64\digilent 目录下的 SMT2-NC 驱动）

(二) 使用说明

1. 通过调用 SDK 提供的动态链接库 DLL 文件里的 API 函数，可以实现通过 JTAG 线与 FPGA 内部逻辑通信。

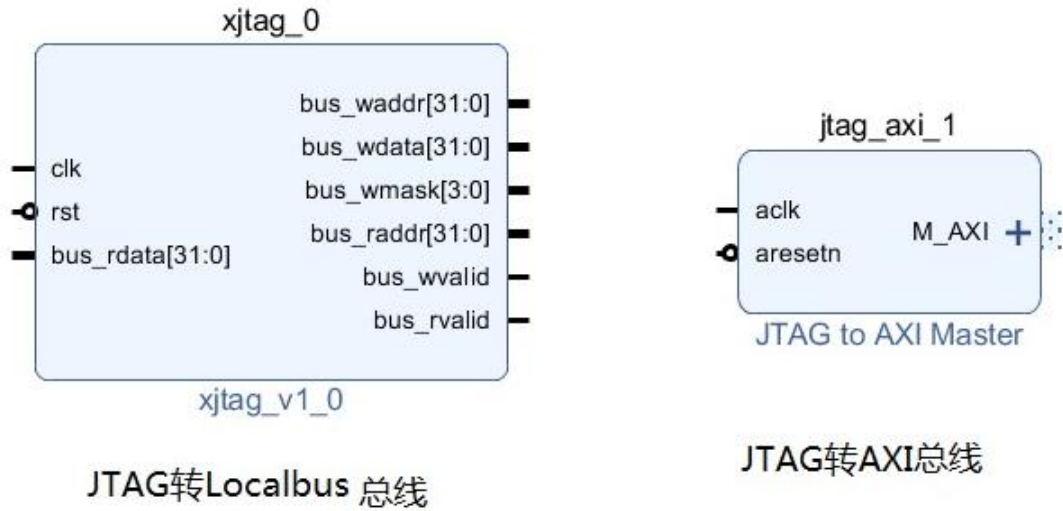
即在 FPGA 内部例化 SDK 里的 IP（JTAG 转 localbus 或者 JTAG 转 AXI-Lite），然后在 PC 端用 VS2010 调用 API 函数即可读写 FPGA 内部用户定义的寄存器，代替了常规复杂的嵌入式敲命令方式，节省了开发时间和周期，简化了系统联调环境复杂度，实现了 FPGA 的快速开发调试。

如下图所示，读写函数简单，API 函数为 C 语言，学习入手简单。



2.FPGA 端 IP 接口说明

FPGA 端的 IP 支持 localbus 总线接口和 AXI 总线接口，总线接口图如下图所示



3.测试程序说明

提供的 JTAG 转 localbus 总线的 fpga 工程代码为 vivado2018.2 版本编译，

上位机工程代码为 VS2010 编写。（运行上位机程序时，请先退出 xilinx 烧录软件）

提供的 JTAG 转 AXI 总线的 fpga 工程代码为 vivado2018.2 版本编译，

上位机工程代码为 VS2010 编写。（运行上位机程序时，请先退出 xilinx 烧录软件）

4. 测试步骤

(1) 打开 SDK 中的 fpga 工程，修改引脚锁定文件（按自己实际的开发板修改锁定文件），然后编译工程，待生成 bit 文件后，烧录到板卡上。退出烧录界面。

(2) 打开 SDK 下对应总线 demo 的 VS2010 工程，编译工程，运行工程，即可看到 led 灯闪烁。

